

Lecture 17: 知识 - CPU的功能与结构

考试大纲

五、中央处理器 (CPU)

- (一) CPU 的功能和基本结构
- (二)指令执行过程
- (三)数据通路的功能和基本结构
- (四)控制器的功能和工作原理
- (五)异常和中断机制
 - 1. 异常和中断的基本概念
 - 2. 异常和中断的分类
 - 3. 异常和中断的检测与响应
- (六)指令流水线
 - 1. 指令流水线的概念
 - 2. 指令流水线的实现
 - 3. 结构冒险、数据冒险和控制冒险的处理
 - 4. 超标量和动态流水线的概念
- (七)多处理器基本概念
 - 1. SISD、SIMD、MIMD、向量处理器的概念
 - 2. 硬件多线程的概念
 - 3. 多核处理器 (multi-core)的概念
 - 4. 共享内存多处理器 (SMP)的基本

CPU 的基本功能

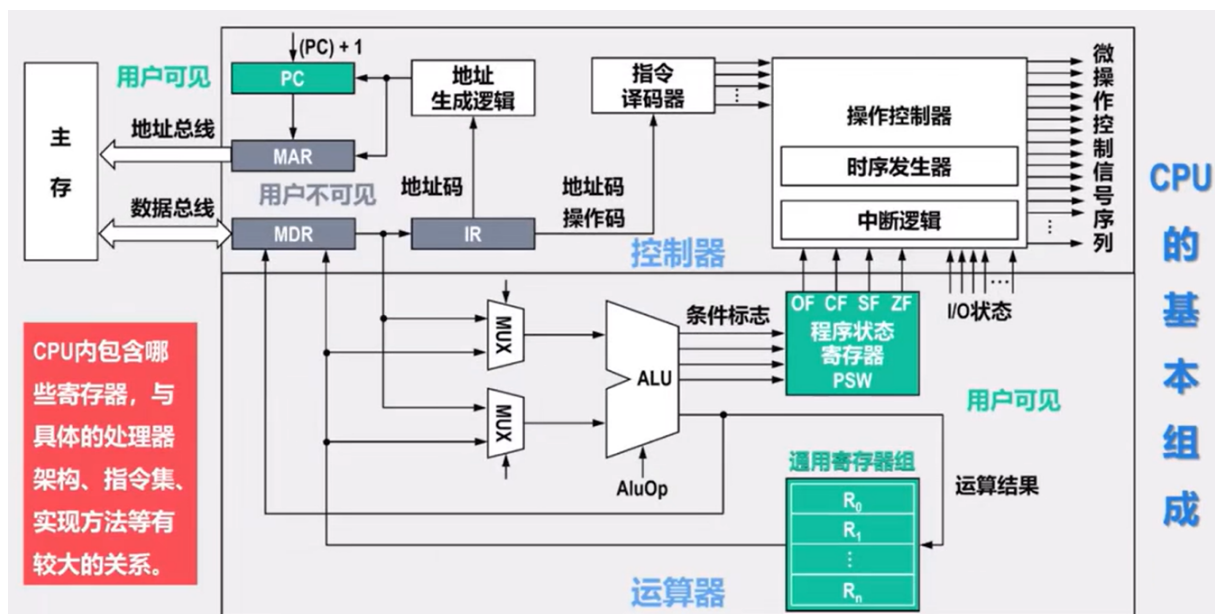
概念：CPU 的基本功能

- 指令控制：完成取指令、分析指令和执行指令的操作，即程序的顺序控制。
- 操作控制：一条指令的功能往往是由若干操作信号的组合来实现的。CPU 管理并产生由内存取出的每条指令的操作信号，把各种操作信号送往相应的部件从而控制这些部件按指令的要求进行动作。
- 时间控制：对各种操作加以时间上的控制。时间控制要为每条指令按时间顺序提供应有的控制信号。
- 数据加工：对数据进行算术和逻辑运算；
- 中断处理：对计算机运行过程中出现的异常情况和特殊请求进行处理；

概念：寄存器对汇编程序员可见

- 真题：2010年、2021年
- 可见寄存器：
 - (1) 程序计数器 PC；

- (2) 基址寄存器 BR，但用户不可更改，只可由操作系统控制；
- (3) 标志/状态寄存器 PSW；
- (4) 通用寄存器；
- 不可见寄存器：
 - (1) MAR；
 - (2) MDR；
 - (3) 指令寄存器 IR；
 - (4) 微指令寄存器；
- 图示：



CPU 基本结构

CPU 整体结构

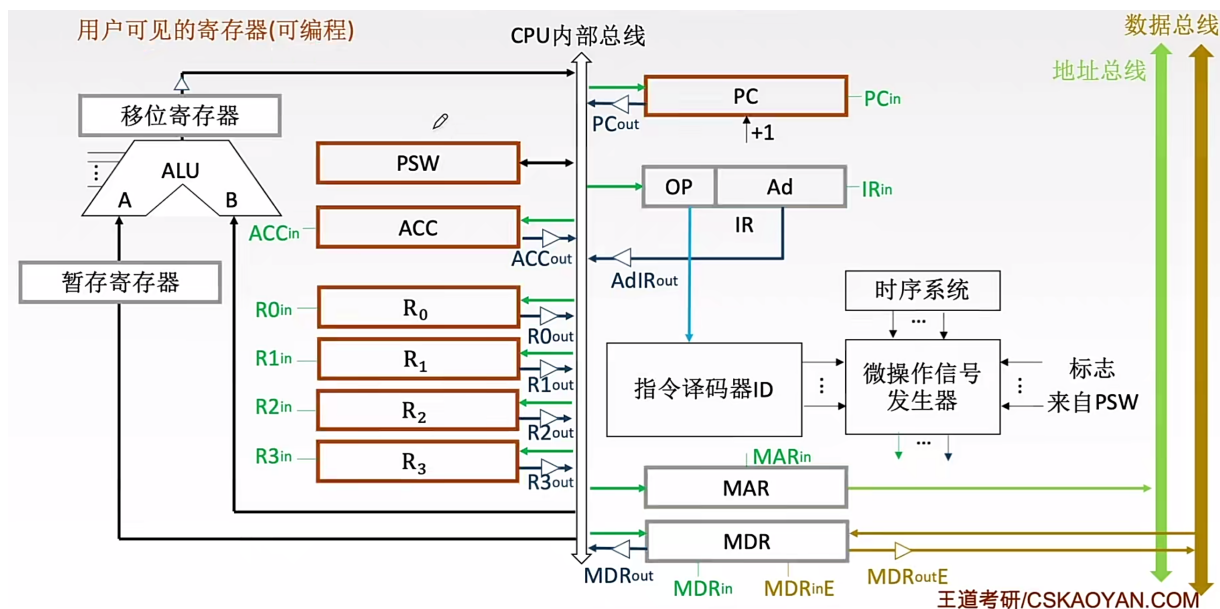
概念： CPU 整体结构

- 概念：

CPU = 控制器 + 数据通路

- 控制器，即CU，是指令的控制部件
- 数据通路，是指令的执行部件，包括运算器、寄存器、数据传输的线路等

- 图示：

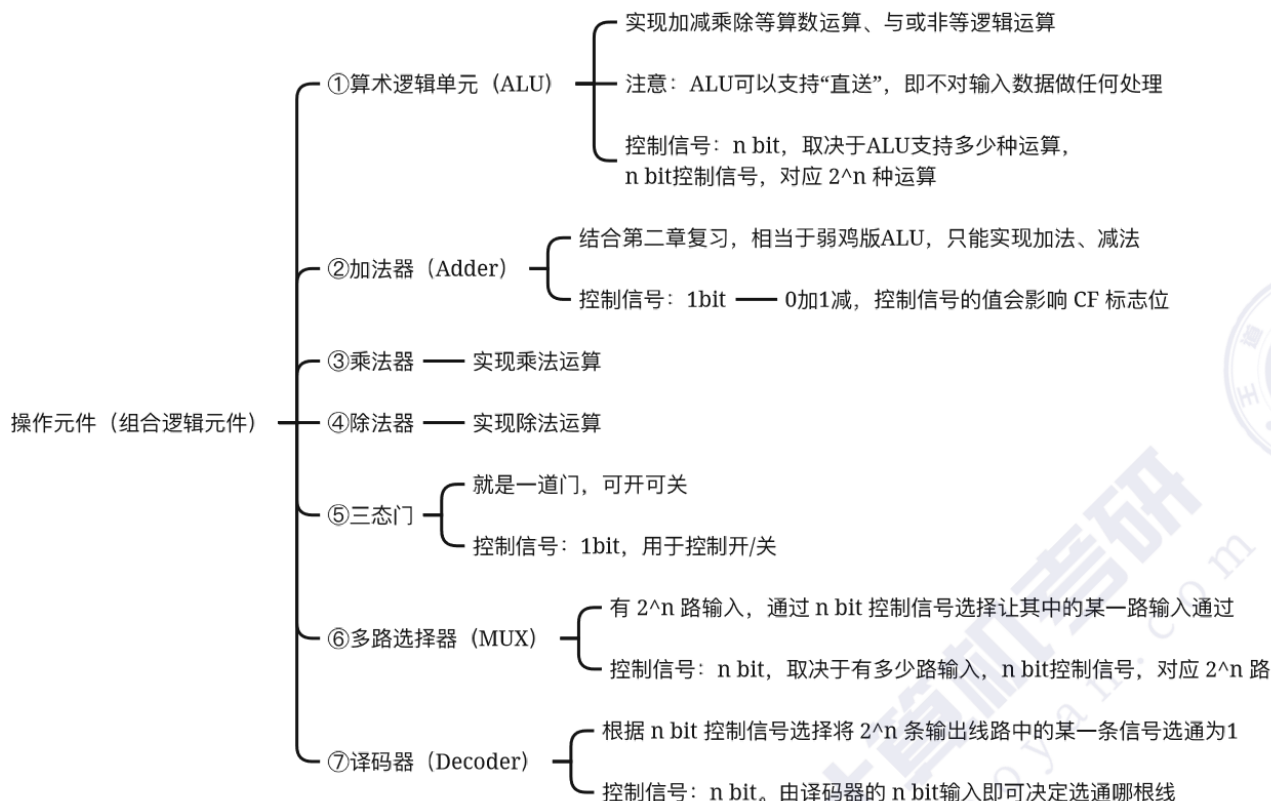


运算器的基本结构

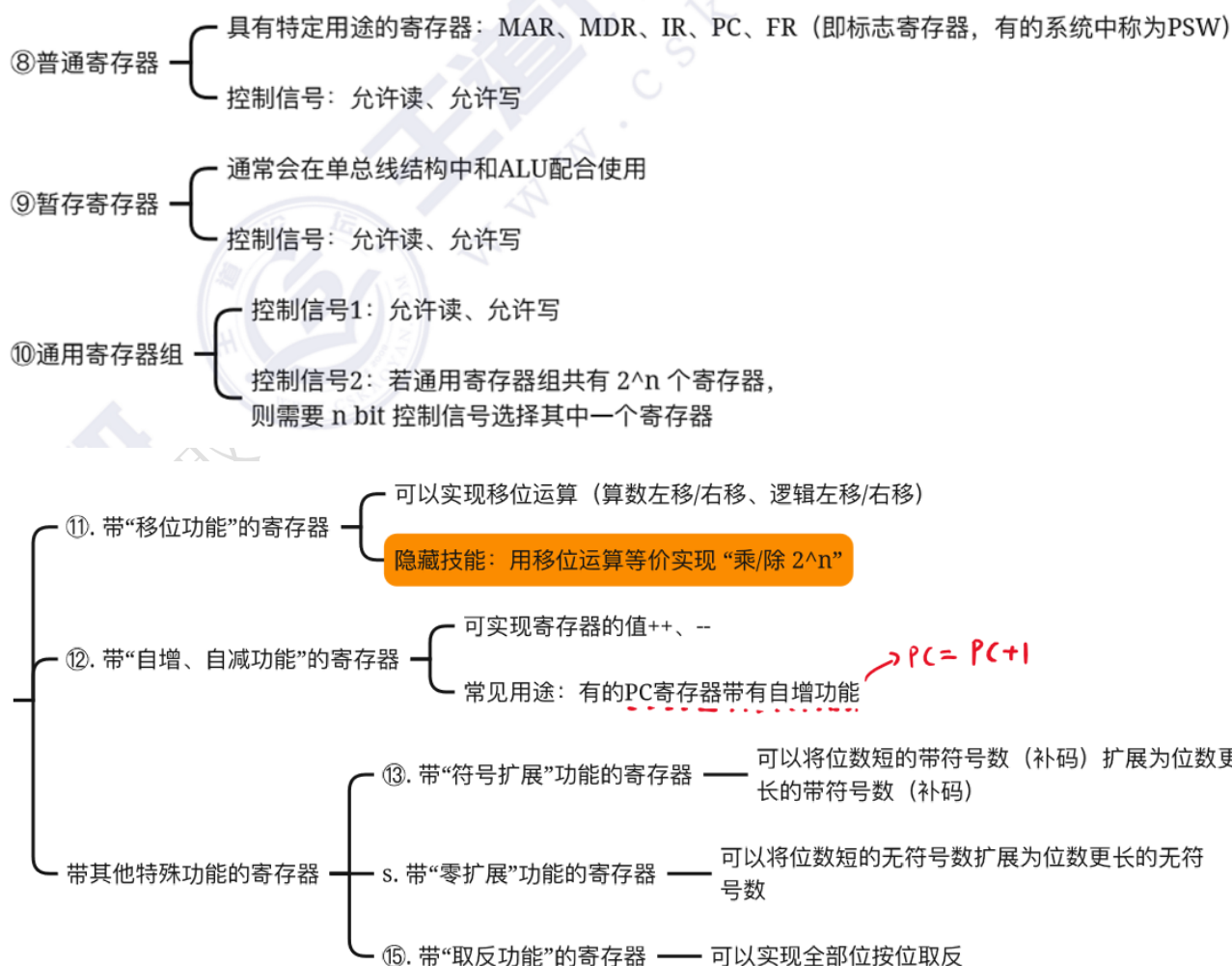
概述：基本结构

- 1. 算术逻辑单元 **ALU**：
 - 主要功能是进行算术/逻辑运算；
- 2. 通用寄存器组：
 - 如 **AX、BX、CX、DX、SP** 等，用于存放操作数 (包括源操作数、目的操作数及中间结果) 和各种地址信息等。 **SP** 是堆栈指针，用于指示栈顶的地址；
- 3. 暂存寄存器：
 - 用于暂存从主存读来的数据，这个数据不能存放在通用寄存器中，否则会破坏其原有内容；
- 4. 累加寄存器：
 - 它是一个通用寄存器，用于暂时存放 **ALU** 运算的结果信息，用于实现加法运算；
- 5. 程序状态字寄存器：
 - 保留由算术逻辑运算指令或测试指令的结果而建立的各种状态信息，如溢出标志 (OP)、符号标志 (SF)、零标志 (ZF)、进位标志 (CF) 等；
 - PSW 中的这些位参与并决定微操作的形成；
- 6. 移位器：
 - 对运算结果进行移位运算；
- 7. 计数器：
 - 控制乘除运算的操作步数；

概念：常见操作元件

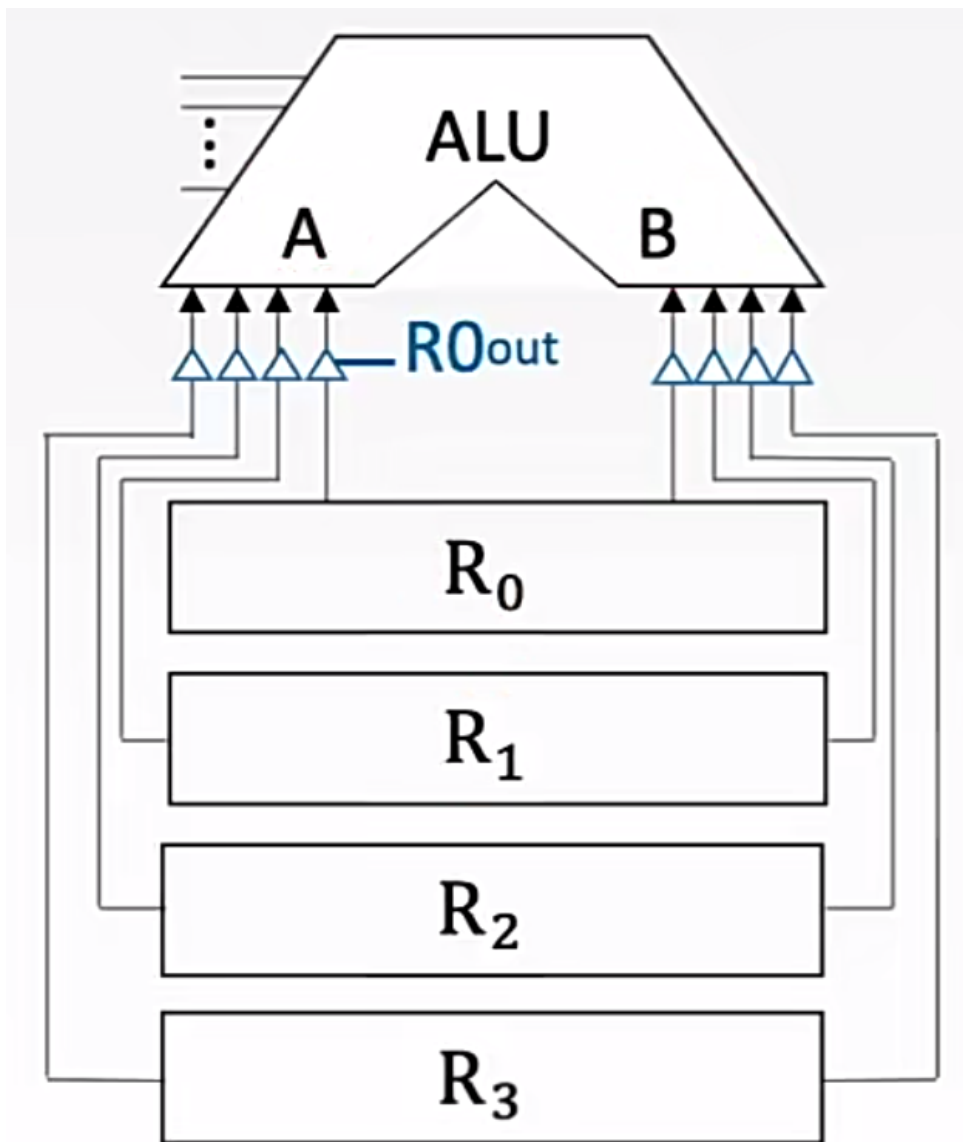


概念：常见存储元件（时序元件）



概念：运算器中 ALU 与寄存器的连接 - 专用数据通路方式

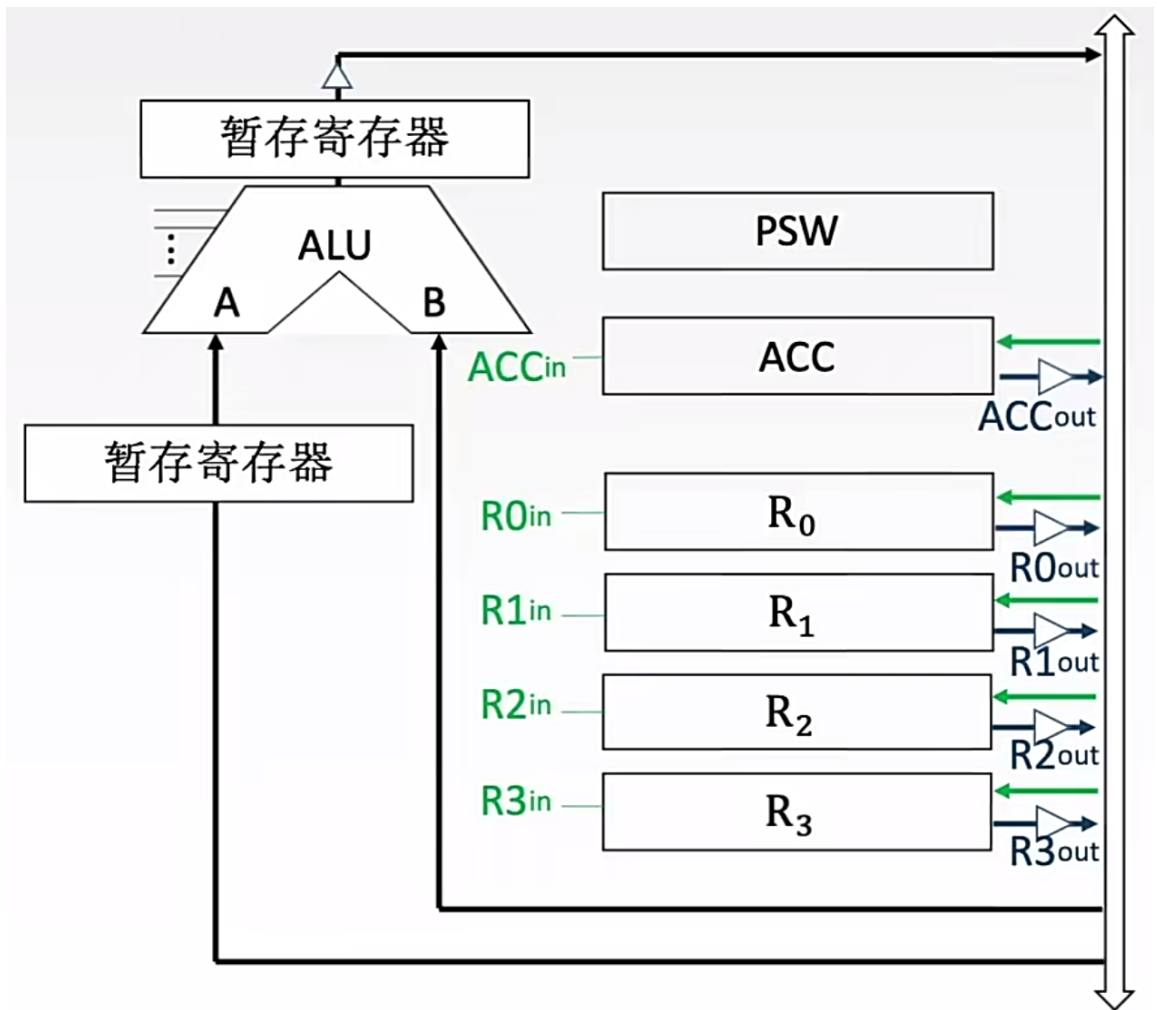
- 概述：
 - 根据指令执行过程中的数据和地址的流动方向安排连接线路；
- 特点：
 - 性能较高，基本不存在数据冲突现象；
 - 结构复杂，硬件量大，不易实现；
- 方法一：使用 MUX 多路选择器
- 方法二：使用三态门



概念： 运算器中 ALU 与寄存器的连接 - 单总线方式

- 概述：
 - 将所有寄存器的输入端和输出端都连接到一条公共的通路上；
- 特点：
 - 结构简单，容易实现；
 - 但数据传输存在较多冲突的现象，性能较低；
- 概念： 暂存寄存器
 - 概念：
 - 用于暂存从主存读来的数据，这个数据不能存放在通用寄存器中，否则会破坏其原有内容；

- 图示:

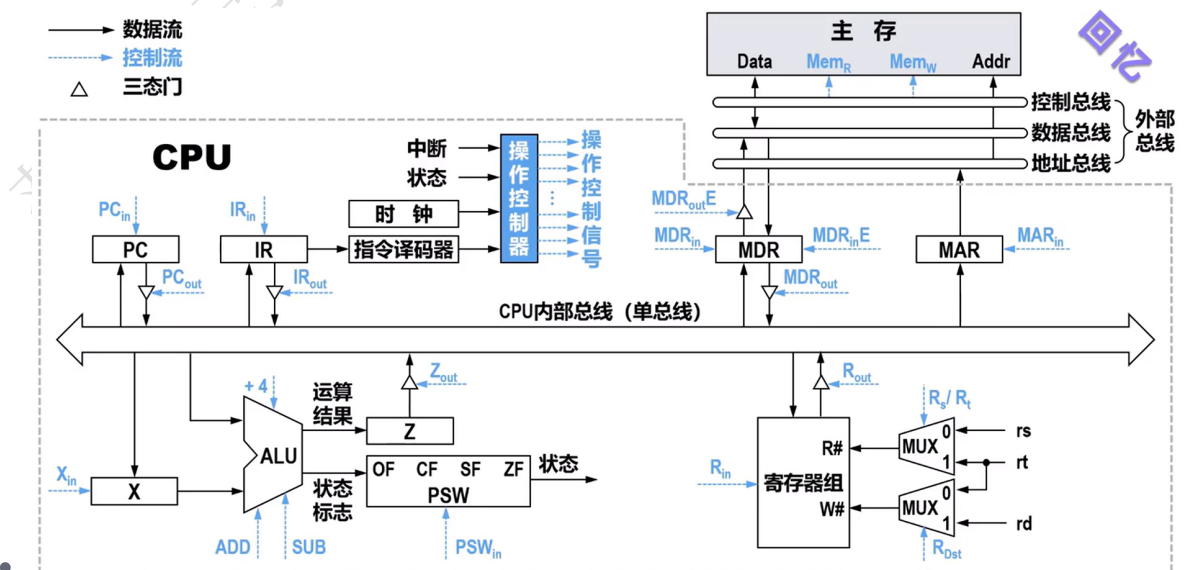


- 概念: 三态门

- 概念:

- 控制信号 **SRout** 所控制的部件为三态门，用于将 **SR** 受控接入到单总线，换句话说，SRout 控制三态门的打开与关闭，进而将 **SR** 接入总线或从总线断开；

- 图示:



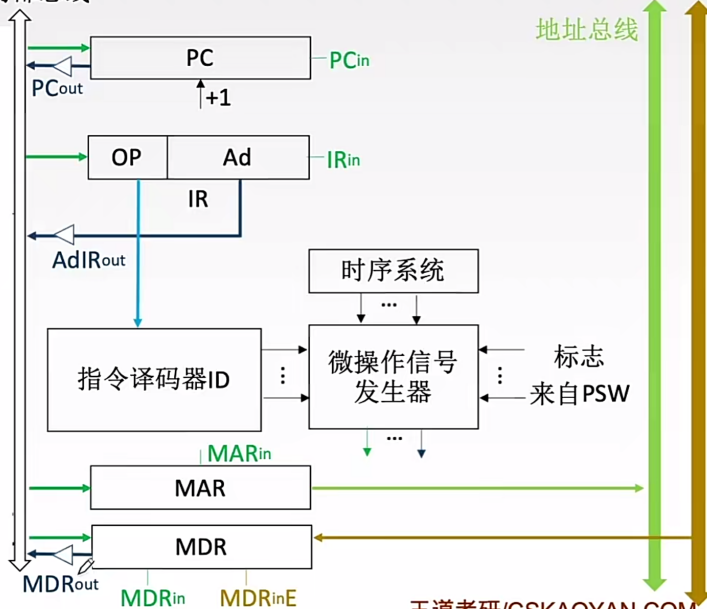
控制器的基本结构

1. 程序计数器：用于指出下一条指令在主存中的存放地址。CPU就是根据PC的内容去主存中取指令的。因程序中指令（通常）是顺序执行的，所以PC有自增功能。
2. 指令寄存器：用于保存当前正在执行的那条指令。
3. 指令译码器：仅对操作码字段进行译码，向控制器提供特定的操作信号。
4. 微操作信号发生器：根据IR的内容（指令）、PSW的内容（状态信息）及时序信号，产生控制整个计算机系统所需的各种控制信号，其结构有组合逻辑型和存储逻辑型两种。
5. 时序系统：用于产生各种时序信号，它们都是由统一时钟（CLOCK）分频得到。
6. 存储器地址寄存器：用于存放所要访问的主存单元的地址。
7. 存储器数据寄存器：用于存放向主存写入的信息或从主存中读出的信息。

CPU内部总线

数据总线

地址总线



王道考研/CSKAOYAN.COM

获取笔记持续更新可加微信: WandDZ